

(18)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 2002218492 A

(43) Date of publication of application: 02.08.02

(51) Int Cl

H04N 9/66  
H04N 9/64  
H04N 9/79

(21) Application number: 2001012816

(22) Date of filing: 22.01.01

(71) Applicant: NEC ENG LTD

(72) Inventor: SUZUKI NORIO

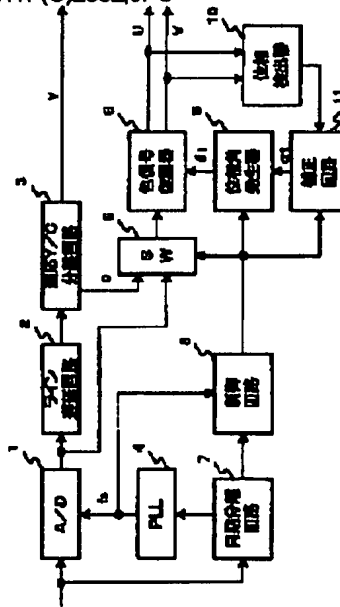
(54) COLOR SIGNAL DEMODULATOR

(57) Abstract:

PROBLEM TO BE SOLVED: To provide a color signal demodulator that can demodulate a color signal with high accuracy even from a color video signal obtained by a VTR or the like.

SOLUTION: A Y/C separate circuit 3 separates Y and C signals from a signal resulting from a sampled video signal subjected to line delay processing. A switch circuit 5 selects a color burst signal of the digital video signal not subjected to the line delay processing or a chrominance carrier signal subjected to the line delay processing and a color signal demodulator 6 demodulates the selected color signal according to a phase angle of a color sub carrier. A phase detector 10 detects the phase of the color burst from demodulated U, V signals and a correction circuit 11 corrects an offset of a color subcarrier phase for each sample of a current line from the color burst phase of a preceding line and the current line. A phase angle generator 9 obtains a phase angle of the subcarrier from the corrected phase.

COPYRIGHT: (C)2002,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002-218492

(P2002-218492A)

(43)公開日 平成14年8月2日(2002.8.2)

(51) Int.Cl.7

識別記号

FI

テ-マコ-ト\* (参考)

H04N 9/66

**9/64**

9/79

H O 4 N 9/68

9/64

9/79

**Z 5 C 0 5 5**

V 5 C 0 6 6

**Z**

審査請求 未請求 請求項の数5 O.L (全 8 頁)

(21)出願番号

特爾2001-12816(P2001-12816)

(22) 出題日

平成13年 1 月22日 (2001. 1. 22)

(71) 出願人 000232047

日本電気エンジニアリング株式会社

東京都港区芝浦三丁目18番21号

(72)発明者 鈴木 典生

東京都港区芝浦三丁目18番21号 日本電気

エンジニアリング株式会社内

(74) 代理人 100081710

弁理士 福山 正博

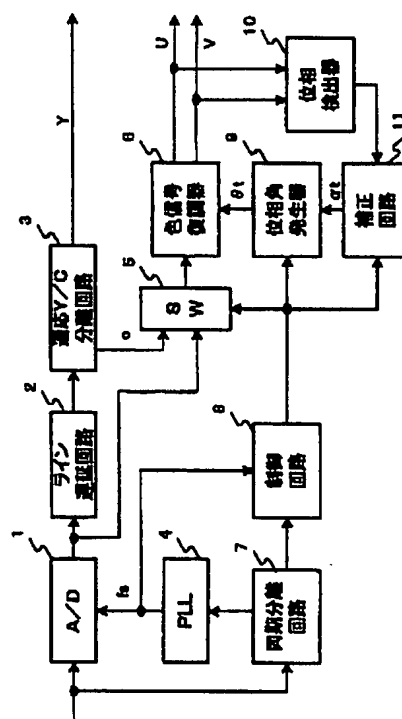
## 最終頁に続く

(54) 【発明の名称】 色信号復調装置

(57) 【要約】

【課題】VTR等からのカラー映像信号でも、精度良く色信号の復調が行える色信号復調装置を提供する。

【解決手段】 Y/C分離回路3により標準化された映像信号をライン遅延した信号からY信号およびC信号を分離する。スイッチ回路5は、ライン遅延しないデジタル映像信号のカラーバースト信号またはライン遅延した搬送色信号を選択し、選択された色信号が色信号復調器6によりカラーサブキャリアの位相角にて復調される。復調したU、V色差信号からカラーバーストの位相を位相検出器10により検出し、前ラインおよび現ラインのカラーバースト位相から現ラインのサンプル毎のカラーサブキャリア位相のずれを補正回路11により補正する。補正された位相からサブキャリアの位相角が位相角発生器9により得られる。



## 【特許請求の範囲】

【請求項 1】 水平同期周波数の整数倍の標本化クロックで標本化された映像信号をライン遅延させるライン遅延回路と、前記ライン遅延された信号から輝度信号 (Y) と搬送色信号 (C) を分離する Y/C 分離回路と、ライン遅延しないデジタル映像信号のカラーバースト信号および前記ライン遅延した搬送色信号を切替選択するスイッチ回路と、該スイッチ回路で選択された色信号をカラーサブキャリアの位相角を使用して復調する色信号復調回路と、復調した 2 つの色差信号 (U、V) からカラーバーストの位相を検出する位相検出器と、前ラインおよび現ラインのカラーバースト位相から現ラインのサンプル毎のカラーサブキャリア位相のずれを補正する補正回路と、該補正回路で補正された位相からサブキャリアの位相角を得る位相角発生器とを備えることを特徴とする色信号復調装置。

【請求項 2】 前記 Y/C 分離回路として、櫛形フィルタを使用する分離フィルタ特性と、帯域通過フィルタ特性を有し、カラーバースト信号のライン間での相関を使用して適応的に判定し、相関が強いときには前記櫛形フィルタで Y/C 分離を行い、VTR 等の映像信号で相関が弱いときは前記帯域通過フィルタで Y/C 分離を行うことを特徴とする請求項 1 に記載の色信号復調装置。

【請求項 3】 ライン遅延回路と櫛形フィルタの遅延回路を共用することを特徴とする請求項 1 に記載の色信号復調装置。

【請求項 4】 前記位相検出器として、前記 2 つの色差信号から位相を粗く求めると共に、初期化状態か引き込み状態かを判定する手段と、初期化状態では、前記粗い位相値を積分初期値にセットする手段と、引き込み状態では、V 信号を所定の係数倍した値を積分する積分手段とを備えることを特徴とする請求項 1 に記載の色信号復調装置。

【請求項 5】 前記カラーバーストのラインの相関により判定して、VTR 等の映像信号で前記カラーバースト位相が大きく変わるときは、係数値を大きくし、放送信号等の前記カラーバースト位相が安定しているときは、係数値を小さくすることを特徴とする請求項 4 に記載の色信号復調装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は色信号復調装置、特に合成映像信号から Y/C (明度/色度信号) を分離して色信号を復調し、VTR (ビデオテープレコーダ) 等の映像信号を高性能に色復調する色信号復調装置に関する。

## 【0002】

【従来の技術】 カラーテレビジョン等における映像信号は、輝度信号 (Y) および色信号 (C) を合成して伝送する。斯かる合成された映像 (カラーテレビ) 信号を、

高能率で圧縮符号化伝送する場合には、受信機による復調時に、色信号の復調を高精度に行うことが重要となる。色信号の復調方法は、通常、カラーテレビ信号のカラーサブキャリア (色副搬送波) 周波数  $f_{sc}$  および水平同期周波数  $f_h$  の関係を利用して復調を行う。NTSC 方式のカラーテレビの場合には、 $f_{sc} = 455/2 \times f_h$  の関係があり、デジタル信号処理で Y/C 分離および色信号復調する場合も、これらの関係を利用して色信号復調を行う。

【0003】 通常のテレビジョン (TV) 信号は、上述した関係が保たれているが、VTR から再生された NTSC 方式カラーテレビ信号は、必ずしもこの関係が保たれていないことがある。映像信号を圧縮符号化する場合に、TV 信号のフレーム相関を使用して高能率に符号化するため、TV 信号の標本化 (サンプリング) は、水平同期信号に同期した標本化クロックで標本化する必要がある。このため、VTR 信号を、水平同期周波数に同期した標本化クロックで標本化した場合には、カラーサブキャリアはライン毎に標本化される位相がずれることになる。換言すると、水平同期周波数に対してカラーサブキャリアの周波数が変動することになる。

【0004】 この周波数ずれは、ライン毎に急激にずれるのではなく、連続して少しずつずれて行くため、ライン先頭の位相と、ライン終わりの位相はずれることになる。このため、ラインの先頭で、カラーバーストからカラーサブキャリアの位相を決めると、ラインの終わりにはサブキャリアの位相がずれる。色信号が正しく復調できず、色ずれ又は色むらが発生するという問題があった。更に、色信号の復調が正しく行えないと、圧縮符号化の予測符号化能率が下がるという課題もあった。

【0005】 色信号復調方式の従来技術は、例えば特開平 04-96595 号公報の「映像信号処理回路」(以下、第 1 従来技術という) があり、図 6 にその構成をブロック図で示す。即ち、同期信号分離回路 111、PLL (位相ロックループ) 回路 112、A/D (アナログ/デジタル) 変換回路 113、映像データラインメモリ 114、色副搬送波信号再生回路 115、色副搬送波ラインメモリ 116、タイミング発生回路 117、デジタル櫛形フィルタ 118 および色信号復調回路 119 により構成される。

【0006】 この映像信号処理回路は、次の如く動作する。A/D 変換回路 113 は、水平同期信号の整数倍に同期した標本化クロックで映像信号をデジタル化する。色副搬送波信号再生回路 115 では、連続する 2 点のバースト信号値からサンプリング定理を使用して、カラーバーストの位相差  $Q$  と振幅  $CC$  を求める。これに基づき 1 ライン分のデジタル色副搬送波信号を発生し、色副搬送波ラインメモリ 116 に蓄える。色信号復調回路 119 は、デジタル櫛形フィルタ 118 で分離された色信号 (C) データを色副搬送波ラインメモリ 116 から供給

される色副搬送波を使用して色復調する。

【0007】この処理回路構成は、標準のTV信号を復調することを主眼としているため、 $f_{sc}$ および $f_h$ は上述した関係が成り立ち且つカラーサブキャの位相は始めと終わりで一定であることを前提として、色副搬送波を発生している。そのため、VTR等の信号では、ラインの終わり頃には色信号を正しく復調できないことが起きる欠点がある。また、この処理回路構成は、色副搬送波信号再生回路115および色信号復調回路119が別になっているため、回路規模が大きくなる。

【0008】また、特開平8-331582号公報の「ヒュー補正用ビデオ信号デコーダ」（以下、第2従来技術という）があり、図7にその構成をブロック図で示す。このデコーダ（復調器）は、乗算器71、73、低域通過フィルタ（LPF）72、74、 $\sin$ 、 $\cos$ （正弦、余弦）テーブル75、位相差検出器76、ヒュー補正量レジスタ77、デジタル発振器78および加算器79により構成される。位相差検出器75は、バースト信号の部分の復調されたU信号とV信号から位相差を検出する。デジタル発振器76は、この検出された位相差から、カラーバーストと同じ位相のカラーサブキャリアの位相を発生する。ヒュー補正量レジスタ78は、ヒュー補正量が設定されており、その補正量がサブキャリアの位相に加算される。

【0009】

【発明が解決しようとする課題】上述した第2従来技術のデコーダでは、色副搬送波信号を得る回路と色復調回路は、1つの復調回路で構成しているため、このデコーダを上述した第2従来技術に適用すれば、構成は簡単になると考えられる。しかし、ラインの先頭で位相差を決めているため、第1従来技術に関して上述したVTR等の映像信号では、ラインの終わり頃には色信号を正しく復調できないという課題乃至欠点は改善できない。

【0010】

【発明の目的】従って、本発明の目的は、VTR等のカラーテレビ信号を復調する場合でも、精度良く色信号の復調が行える色信号復調装置を提供することである。

【0011】

【課題を解決するための手段】本発明の色信号復調装置は、水平同期周波数の整数倍の標準化クロックで標準化された映像信号をライン遅延させるライン遅延回路と、ライン遅延された信号から輝度信号（Y）と搬送色信号（C）を分離するY/C分離回路と、ライン遅延しないデジタル映像信号のカラーバースト信号およびライン遅延した搬送色信号を帰路替え選択するスイッチ回路と、このスイッチ回路で選択された色信号をカラーサブキャリアの位相角を使用して復調する色信号復調回路と、復調した2つの色差信号（U、V）からカラーバーストの位相角を検出する位相検出器と、前ラインおよび現ラインのずれを補正する補正回路と、この補正回路で補正さ

れた位相からサブキャリアの位相角を得る位相角発生器とを備えて成る。

【0012】また、本発明の色信号復調装置の好適実施形態によると、Y/C分離回路として、櫛形フィルタを使用する分離フィルタ特性と、帯域通過フィルタ特性を有し、カラーバースト信号のライン間での相関を使用して適応的に判定し、相関が強いときは櫛形フィルタでY/C分離を行い、VTR等の映像信号で相関が弱いときは帯域通過フィルタでY/C分離を行う。ライン遅延回路と櫛形フィルタの遅延回路を共用する。位相検出器として、2つの色差信号から位相角を粗く求めると共に、初期状態か引き込み状態かを判定する手段と、初期状態では粗い位相値を積分初期値にセットする手段と、引き込み状態では、V信号を所定の係数倍した値を積分する積分手段とを備える。カラーバーストのライン相関により判定して、VTR等の映像信号でカラーバースト位相が大きく変わるときは係数値を大きくし、放送信号等のカラーバースト位相が安定しているときは係数値を小さくする。

【0013】

【発明の実施の形態】以下、本発明による色信号復調装置の好適実施形態の構成および動作を、添付図面を参照して詳細に説明する。

【0014】先ず、図1は、本発明による色信号復調装置の好適実施形態の構成を示すブロック図である。この色信号復調装置は、A/D変換器1、ライン遅延回路2、適応Y/C分離回路3、PLL回路4、スイッチ（SW）回路5、色信号復調器6、同期分離回路7、制御回路8、位相角発生器9、位相検出器10および補正回路11により構成される。

【0015】次に、図1に示す色信号復調装置を構成する各構成要素の機能を説明する。同期分離回路7は、入力映像（又は画像）信号から水平同期信号を分離しPLL回路2へ供給する。PLL回路2は、水平同期信号の周波数 $f_h$ のN倍に等しい周波数の標準化クロックを発生する。映像圧縮符号のMPEG2方式等で用いられる標準化周波数は、PAL信号とNTSC信号に適する標準化周波数は、13.5MHzがある。この場合には、 $N=858$ である。制御回路8は、ラインの先頭や、カラーバースト区間を示す信号、その他制御信号を出力してSW回路5、位相角発生器9および補正回路11に供給する。適応Y/C分離回路3の遅延を補正するために、A/D変換器1の出力からSW回路5への信号は、その遅延時間分だけ遅らせる必要があるが、説明を簡単にするために省略する。

【0016】A/D変換器1は、映像信号を標準化してデジタル映像信号を得る。デジタル映像信号は、ライン遅延回路2およびSW回路5に供給される。ライン遅延回路2は、デジタル信号を1ライン遅延させる。ライン遅延された映像信号は、適応Y/C分離回路3へ供給さ

れる。楕形フィルタを構成するために、ライン遅延しない信号も同時に適応Y/C分離回路3へ供給される。また、適応Y/C分離回路3は、2ライン型の楕形フィルタおよびバンドパスフィルタ特性を有し、ライン相関が高いときは楕形フィルタ特性である。ライン相関が低いときは、バンドパスフィルタ特性でデジタル映像信号を輝度信号(Y)および搬送色信号(C)に分離して、分離した搬送色信号(C)はSW回路5へ供給される。

【0017】SW回路5は、制御回路8からの制御信号により、バーストフラグの期間は、遅延していないデジタル映像信号の部分のカラーバースト信号を選択して出力し、その他の期間では1ライン周期の遅延している分離した搬送色信号(C)を選択して出力する。搬送色信号(C)に比べると、カラーバースト区間の信号は1ライン先の信号が早く出力されることになる。色信号復調器6は、位相角信号からのカラーサブキャリアの位相角に対応する $\sin$ (正弦)と $\cos$ (余弦)値を発生する。そして、色信号に乘算してLPF(低域通過フィルタ)を通過させることにより、搬送色信号又はカラーバースト信号を復調して2つの色差信号(U、V)を得る。

【0018】位相検出器10は、上述した両色差信号U、V信号からカラーバーストの位相を検出し、正しい位相を出力する。NTSC信号においては、カラーバーストは、U軸(B-Y軸)のマイナス方向(180°)である。そこで、サブキャリアの位相が合っていれば、カラーバースト期間のU(B-Y)信号は負の値、V(R-Y)は略0の値となる筈である。色差信号U、Vとカラーバーストの位相 $\theta$ は、三角関数と標本値の関係から、 $\tan(\theta) = V/U$ である。色差信号U、Vの値から $\theta$ を得る変換テーブルを備えておけば、U、Vの値から位相の値を得ることができる。

【0019】補正回路11は、VTR等の映像信号が入力された場合に、カラーバーストの位相がライン毎に次第に変化する場合に、この基準となる位相のずれを補正する働きをする。ラインの先頭に検出したカラーバーストの位相だけを基準にそれに続く1ラインのカラーサブキャリアを算出すると、カラーバーストの位相がライン毎に不連続になる。従って、ラインの先頭毎でカラーバーストの値を設定し直すのではなくて、そのラインの前後におけるカラーバーストの位相から、そのラインの中間位相を補正する。1ラインの区間の途中は線形に位相補正して、サンプル毎に次第に変化するようにする。カラーバーストの位相として、第kラインの位相値が $\alpha 01$ で、第(k+1)ラインの位相値が $\alpha 02$ の場合には、1ライン(Nサンプル)の間に変化量する大きさが $(\alpha 02 - \alpha 01)$ であるので、1サンプル毎には $(\alpha 02 - \alpha 01)/N$ の大きさを補正する。従って、補正した第iサンプル目の位相 $\alpha i$ は、 $\alpha i = \alpha 01 + i(\alpha 02 - \alpha 01)/N$ を出力する。

【0020】位相角発生器9は、サブキャリアの位相角を発生する。この位相角発生器9では、補正されたカラーバーストの位相にサブキャリアの1サンプル毎の位相角を加算してサンプル毎の位相角 $\theta i$ を得る。サブキャリア周波数 $f_{sc} = 455/2 \times f_h$ および標本化周波数 $f_s = N \times f_h$ より、角速度 $\omega$ は $\omega = 2\pi \times f_{sc}/f_s$ となる。従って、第iサンプル点のサブキャリア位相角 $\theta i$ は、次式で与えられる。

$$\theta i = \alpha i + (\pi \times 455/N) \times i$$

この補正回路11の働きにより位相が補正されるため、VTR等の映像信号でも搬送色信号(C)を色ずれがない高品質な復調が可能になる。

【0021】次に、図2は、カラーバースト位相の検出動作を説明する図である。SW回路5から供給される信号は、映像区間の搬送色信号(C)とカラーバースト信号を含む同期区間(バーストフラグ区間)の色信号CBが、その順序が入れ替わり多重化されている。図2に示す如く、第(k-1)ラインの搬送色信号C(k-1)、第(k+1)ラインのカラーバースト信号BF(k+1)、第kラインの搬送色信号C(k)、第(k+2)ラインのカラーバーストBF(k+2)、...の順となる。第kラインのカラーバースト位相が $\alpha 01$ で、第(k+1)ラインのカラーバーストの位相が $\alpha 02$ と検出されると、補正回路11は、第kラインの搬送色信号(C)を復調する位相は、補正位相 $\alpha t$ で補正を行う。

【0022】次に、図3は、図1中の色信号復調器6の詳細構成例を示すブロック図である。この色信号復調器6は、乗算器30、32、LPF31、33、 $\cos$ (余弦)テーブル34および $\sin$ (正弦)テーブル35により構成される。色信号復調器6に供給されるカラーバースト信号および搬送色信号(C)の色信号は、乗算器30および32に供給される。サブキャリア位相角の信号は、 $\sin$ テーブル35および $\cos$ テーブル34に供給される。 $\sin$ テーブル35は、入力位相角 $\theta$ に対する $\sin(\theta)$ の変換テーブルで、出力は乗算器32へ供給される。 $\cos$ テーブル34は、入力位相角 $\theta$ に対する $\cos(\theta)$ の変換テーブルで、出力は乗算器30に供給される。乗算器30は、乗算結果をLPF31に供給する。LPF31は、低域通過のデジタルフィルタ特性を有し、高域が阻止され、基底帯域のU(B-Y)の色差信号を出力する。同様に、乗算器32は、乗算結果をLPF33に供給し、LPF33で高域が阻止され、V(R-Y)の色差信号を出力する。

【0023】次に、図4は、ライン遅延回路2および適応Y/C分離回路3の詳細構成を示すブロック図である。1Hラインメモリ41、47、係数40、42、48、加算器43、SW回路44、適応制御回路49、帯域通過フィルタ(BPF)回路45および減算器46により構成される。この実施形態では、楕形フィルタが2

H型の櫛形フィルタである構成例を示す。通常は、櫛形フィルタの出力の色信号を、更にBPFで帯域制限して搬送色信号(C)を求める。VTR等の映像信号は、ライン相関がないので、BPFのみで色信号(C)の分離を行う構成である。

【0024】ラインメモリ41および47は、入力信号を1H遅延して出力する。係数器40、42および48は、それぞれk0、k1およびk2の係数を有し、各入力信号を各係数倍して出力する。2H型の櫛形フィルタの係数k0、k1およびk2は、それぞれ $-1/4$ 、 $2/4$ および $-1/4$ の値となる。加算器43は、各係数器40、42、48からの出力を加算して出力する。通常、NTSC信号では、カラーサブキャリアの位相は、ライン毎に反転する。係数が $-1/4$ 、 $2/4$ および $-1/4$ の場合には、加算器の43の出力には、カラーサブキャリアの周波数成分の信号、即ち櫛形フィルタを通過した搬送色信号成分の信号(C)が出力される。

【0025】SW回路44および適応制御回路49には、1H遅延のNTSC信号および搬送色信号(C)が供給される。適応制御回路49は、パーストフラグ区間のカラーパースト信号の違いを比較する。両者の差分を求め、この差分の大きさがカラーパーストの大きさのある割合(予め設定した値)より大きくなった場合には、カラーパーストにライン相関がないと判定して、色信号は櫛形フィルタを使用して求めるのではなく、BPF回路45で求めるように切り替えの制御信号wをSW回路44へ供給する。

【0026】SW回路44は、この制御信号wに基づいて選択して、BPF回路45へ供給する。BPF回路45は、サブキャリア周波数の近傍を通過する帯域通過フィルタで、搬送色信号(C)を通過する。搬送色信号Cは、減算器46および次段の回路へ供給される。減算器46は、NTSC信号から搬送色信号(C)が減算されて、出力には輝度信号(Y)が出力される。他の例として、BPF回路45の特性を1つでなく、2つ用意して、櫛形フィルタを用いる場合とそうでない場合で切り替える構成でもよい。フィルタ特性は、櫛形フィルタの場合には通過帯域を広めに、BPFのみの場合は狭めに設定する。櫛形フィルタは、2Hの場合の構成を示したが、図4において、ラインメモリ47および係数器48を削除し、係数器40および係数器43の係数の値k0、k1をそれぞれ $-1/2$ 、 $1/2$ に設定することにより、1H型の櫛形フィルタを構成できる。この場合には、櫛形フィルタの分離特性は若干下がるが、回路規模を小さくできる。

【0027】次に、図5は、図1中に示す位相検出器10の詳細構成を示す。色差信号U、Vの値から位相 $\theta$ を求める回路を、変換テーブルで構成すると、U信号が8ビット、V信号が8ビット、 $\theta$ の精度を8ビットとすると、 $8+8=16$ ビットの入力信号に対して8ビットの

出力を求める変換テーブルが必要で、これをROMで構成する場合には、ワード数が大きくなる。この構成は、16ビットのサイズでなくて、8ビットのサイズのROMで簡単化できる例である。

【0028】この位相検出器10は、変換テーブル51、係数器52、加算器53、SW回路54およびレジスタ55により構成される。変換テーブル51には、U、V信号の各上位4ビットの信号U4、V4が入力される。変換テーブル51は、4ビットのU信号と4ビットのV信号から位相 $\theta$ を得る変換特性を有しており、入力されたU4、V4信号に対する位相 $\theta$ を、例えば8ビットの精度で出力してSW回路54へ供給する。また、SW回路54を制御する制御信号Sも出力する。入力のU信号が負で、V信号が $-8\sim 7$ の範囲のとき、U4が負、V4が $-1$ か0の場合には、引き込み状態として $S=0$ を、それ以外の場合に初期化状態として $S=1$ の信号を出力してSW回路54へ供給する。V信号は、係数器52へ供給され、大きさをk倍(例えば $1/4$ 倍)されて加算器53へ供給される。判定する回路が別に必要となるが、カラーサブキャリアの振幅が小さい場合および $180^\circ$ の位相に早く収束させたい場合には、kの値を大きくする。

【0029】加算器53は、係数器52の出力とレジスタ55の出力とを加算してSW回路54へ供給する。SW回路54は、制御信号Sが引き込み状態 $S=0$ の場合には、加算器53からの信号を選択して出力しレジスタ55に供給する。制御信号が初期化 $S=1$ の場合には、変換テーブル51から供給される位相 $\theta$ の値を選択して出力し、レジスタ55へ供給する。従って、制御信号Sが $S=1$ の場合には、初期化状態として、レジスタ55には、U4、V4から求めた位相 $\theta$ がセットされて出力される。制御信号Sが $S=0$ の場合には、引き込み状態としてV信号の値をk倍した値が、加算器53およびレジスタ55で構成される積分器で積分される。積分は10ビットの精度で行う。10ビットの位相の値は、 $360^\circ$ に正規化して示される。

【0030】レジスタ55は、制御回路8からの制御信号に従って、カラーパーストの区間でクロックが動作し、SW回路54からの信号を標本化クロック保持して出力する。レジスタ55の出力は、位相の信号として出力される。信号Uが負で信号Vが正の場合には、カラーパーストの位相は、 $90^\circ$ から $180^\circ$ の間にあるが、信号Vの値(正)が積分されると、位相が増加して積分値の位相は $180^\circ$ に近くなる。 $180^\circ$ になると、カラーパーストの位相は、カラーサブキャリアの位相に $180^\circ$ で一致し、信号Vの値は0となり、積分値は変わらず、従って位相は $180^\circ$ の位置を保つ。

【0031】カラーパーストのサイクルは、約10サイクルあるので、最初に、U、Vが上位各4ビットの信号値で粗く位相を求めて、その初期値がセットされれば、

その次からは、概略正しいバーストの位相から色信号が復調されることになる。そして、信号U、Vの値は、引き込み状態と判定される値となる。制御信号Sが引き込み状態を出力すると、次からは、引き込み状態の処理が行われる。即ち、積分の処理で補正が行われることになり、信号Vの値を係数器52でk倍した値がレジスタ55の値に加算されて、順次補正がされて行くことになる。カラーバースト区間が終わる頃には、位相は正しい位相に収束しており、制御回路8からの制御信号で、バースト区間が終わると積分処理が止まり、求められた位相の値が次のラインまで保持される。

【0032】相関が高い場合には、位相はライン毎に殆ど変わらないので、kの値は1に比して十分小さく設定する。VTR等の映像信号で、カラーバーストの位相がライン毎に大きく変わるときは、kの値は1と同じくらいの値とする。カラーバースト信号のライン間相関又は位相相関により、kの値を適応的に切り替えると、より高精度の色信号復調が可能である。カラーバーストの信号がライン間で相関が強いのか否かの判定は、位相検出器10で検出される位相の値がライン毎に大きく変わるのか否かで判定することができる。この判定結果を使用して、適応Y/C分離回路3の切り替えを制御することも可能である。

【0033】図5の構成において、カラーバーストのサイクルは、10サイクルであるが、位相検出器10はループを作っており、LPFによる遅延があり、補正による応答が遅れること、引き込み処理の状態でカラーバーストの長さが短い場合は引き込む時間が不足したり、振幅が小さい場合は補正値が少なくして時間内では補正できなく、正しい位相に十分引き込むことができないことが起きる。このため、カラーバーストの振幅（例えば信号Uの大きさ）を検出する。そして、振幅が小さい場合には、信号Vの値も小さくなるので、補正量を大きくするように係数kの値を大きくするように切り替え制御する構成とすれば、引き込みを早くでき、カラーバーストの後ろの端近くでなく中央の部分に近いところで早く正しい位相が検出できることになる。

【0034】以上、本発明による色信号復調回路の好適実施形態の構成および動作を詳述した。しかし、斯かる実施形態は、本発明の単なる例示に過ぎず、何ら本発明を限定するものではないことに留意されたい。本発明の要旨を逸脱することなく、特定用途に応じて種々の変形変更が可能であること、当業者には容易に理解できよう。

#### 【0035】

【発明の効果】以上の説明から理解される如く、本発明の色信号復調回路によると、次の如き実用上の顕著な効果が得られる。先ず、補正回路を設けることにより、VTR等の映像信号でも、色信号を精度良く復調できる。

また、精度良く分離復調した搬送色信号(C)は、符号化伝送したときも効率よく符号化伝送できる。ライン遅延の搬送色信号(C)と遅延しないカラーバースト信号を切り替えて、色信号復調することにより、回路構成を簡単化できる。位相の初期値を粗く求め、次に積分で順次補正していく構成で位相を求めることにより、直接変換テーブルで位相を求めるより、変換テーブルのサイズを小さくできる。

#### 【図面の簡単な説明】

【図1】本発明による色信号復調装置の好適実施形態の構成を示すブロック図である。

【図2】搬送色信号とバースト信号の多重と補正を説明する図である。

【図3】図1中に示す色信号復調器の詳細構成を示すブロック図である。

【図4】図1中に示す適応Y/C分離回路の詳細構成を示すブロック図である。

【図5】図1中に示す位相検出器の詳細構成を示すブロック図である。

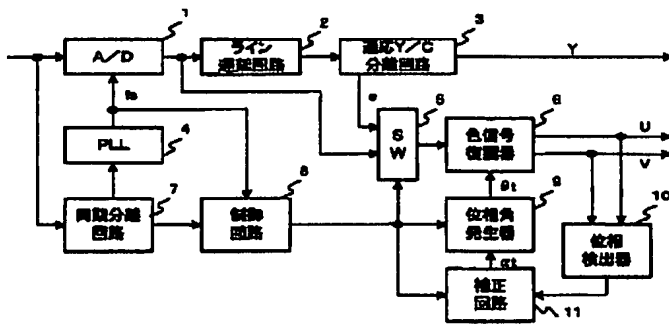
【図6】従来の位相同期装置の構成を示すブロック図である。

【図7】従来の位相同期クロック発生装置の構成を示すブロック図である。

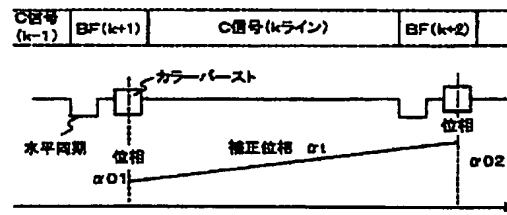
#### 【符号の説明】

1	A/D変換器
2	ライン遅延回路
3	適応Y/C分離回路
4	PLL回路
5、44、54	SW回路
6	色信号復調器
7	同期分離回路
8	制御回路
9	位相角発生器
10	位相検出器
11	補正回路
30、32	乗算器
31、33	LPF
34	cos変換テーブル
35	sin変換テーブル
40、42、48	係数器
41、47	ラインメモリ
43、53	加算器
49	適応制御回路
45	BPF(帯域通過フィルタ)
46	減算器
51	変換テーブル
52	係数器
55	レジスタ

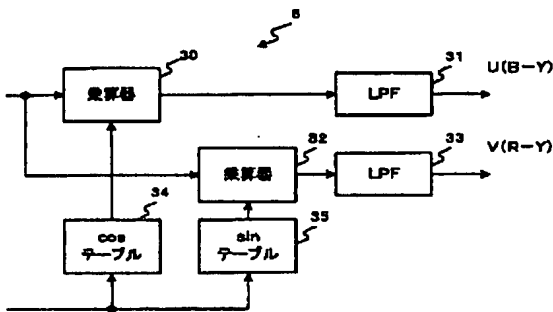
【図1】



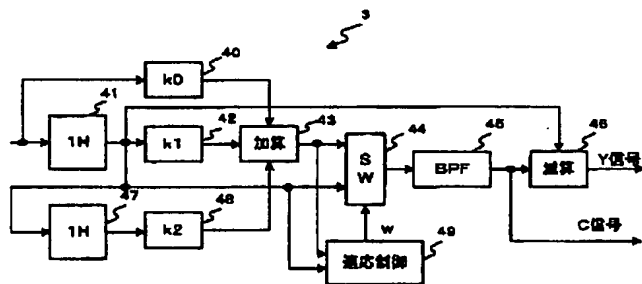
【図2】



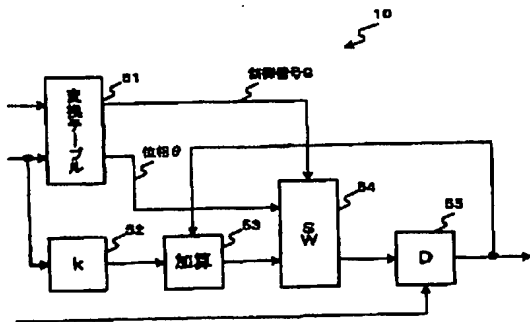
【図3】



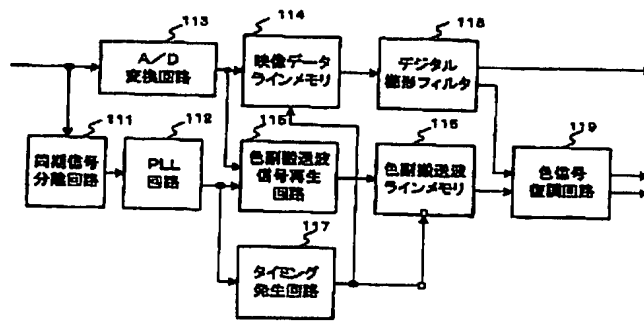
【図4】



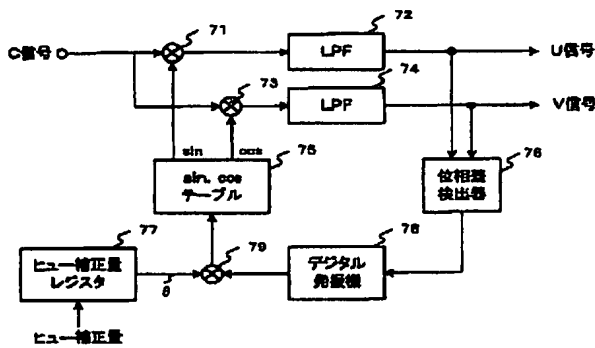
【図5】



【図6】



【図7】





## フロントページの続き

Fターム(参考) 5C055 AA01 BA01 DA01 EA01 EA04  
EA08 GA00 GA16 HA08 HA12  
HA31 HA35  
5C066 AA03 AA06 BA02 CA03 CA05  
DB07 DC01 EB08 EB11 EF15  
GA02 GA03 GA04 GA05 GA15  
GA16 GA20 GA27 HA01 HA03  
HA04 JA06 JA07 KA13 KA15  
KB02 KB03 KB05 KC04 KC06  
KC11 KD03 KD06 KE03 KE05  
KE09 KE18 KE24 KF03 KG01  
KP02 KP03